טכניון – מכון טכנולוגי לישראל

סמסטר אביב תשע''ד (2014)

כ"ו בתמוז תשע"ד 24.7.2014

**מרצה**: פרופ' טל מור, **מתרגלים**: גיל אינציגר, איתי פיירוורקר, טל רגב

תכן לוגי 234262 – בחינה סופית, מועד א'

טור ב'

1. הבחינה מנוסחת בלשון נקבה ומכוונת לנקבה וזכר כאחת.
2. השימוש בכל חומר עזר אסור.
3. יש לוודא שקיבלת מחברת עם 9 שאלות ו 7 תרשימים בסוף הבחינה.
4. הבחינה היא אנונימית. **יש לכתוב את מספר הזהות שלך על גבי המחברת**!
5. את כל התשובות יש לכתוב במחברת הזאת. מחברת זו מכילה גם דפי טיוטה בסופה.
6. שאלות 1-8 (להלן: *השאלות הסגורות*) הן לרוב שאלות "קופסה" או ברירה מרובה. יש לסמן את התשובה הנכונה לכל השאלות על גבי הטופס. בשאלות "קופסה" יש לכתוב את התשובה הנכונה אך ורק בתוך המרובע המתאים. אין לנמק או לפרט את התשובות לשאלות הסגורות, אלא אם צוין במפורש. גם על השאלה 10 (להלן: *השאלה הפתוחה*) יש לענות במחברת הזאת.
7. **הניקוד המקסימלי שניתן לצבור הוא 12 נק' על שאלה 1, 30 נק' על שאלה 10 ו-9 נק' על כ"א מבין שאלות 2-9.** למרות שסכום הניקוד על השאלות הוא 105, **לא ניתן לצבור בבחינה יותר מ-100 נק'.**
8. אם את בוחרת שלא לענות על שאלה כלשהי, **יש לסמן X במקום המתאים**.במקרה זה תשובתך לא תיבדק ותזוכי בכמות הנקודות כפי שמצויין במקום ההוא. **לא ניתן לצבור בדרך זו יותר מ-10 נקודות!**
9. ברוב המקרים אין חלוקה פנימית של נקודות בשאלות הסגורות. עם זאת צוות הקורס שומר לעצמו זכות להעניק ניקוד חלקי במקרים מסוימים, בד''כ כשיש חלוקה לסעיפים. בשאלה הפתוחההנקודות יורדו בעבור טעויות שונות לפי מפתח אחיד, אין התיחסות לסיעוף.
10. משך הבחינה: **150 דקות**. תכנני את זמנך היטב. שימי לב: בחצי השעה האחרונה סגל הקורס לא יענה על שאלות.

|  |  |  |  |
| --- | --- | --- | --- |
| 1 |  |  | 12 |
| 2 |  |  | 9 |
| 3 |  |  | 9 |
| 4 |  |  | 9 |
| 5 |  |  | 9 |
| 6 |  |  | 9 |
| 7 |  |  | 9 |
| 8 |  |  | 9 |
| 10 |  |  | 30 |
| סה''כ |  |  | 105 |

**בהצלחה!**

לשימוש הבוחן

# שאלה 1 – Pipeline

נתונות 4 מערכות Pipeline טהור שנסמנן A,B,C,D. ה-Throughput והLatency- של המערכות נתונים בטבלה:

|  |  |  |
| --- | --- | --- |
| **סימון** | **Throughput** | **Latency** |
| A | 1/35ns | 350ns |
| B | 1/40ns | 80ns |
| C | ns1/15 | 90ns |
| D | 1/100ns | 200ns |

1. א. במידה ונחבר את אחת המערכות **לאחר מערכת D**, על מנת ליצור pipeline ארוך יותר, עבור איזה מערכת ה Latency המתקבל יהיה **מקסימלי** ?

א. A

ב. B

ג. C

ד.D

ה. לא ניתן לדעת מהנתונים

מכיוון ש-D בעל מחזור שעון מקסימלי מבין כל המערכות (100ns), מחזור השעון יישאר אותו דבר לא משנה לאיזה מערכת נחבר אותו. לכן נבחר את המערכת עם מספר התחנות הגדול ביותר – A (10). נקבל Latency ששווה ל-12\*100=1200 וספיקה של 1 חלקי מחזור שעון = 1/100.

ב. במידה וחיבור כזה אפשרי - מה יהיו ה-Throughput וה-Latency שלו?

(יש לסמן XXX במידה והחיבור המתואר אינו יוצר פייפליין טהור)

Throughput: 1/100ns Latency: 1200ns

1. נרצה לממש את המערכת הבאה כ Pipeline טהור:

B

C

A

1. האם ניתן לממש מערכת זו מבלי להוסיף רכיבים למערכת ? כן / לא**.  
   לא. צריכים להוסיף FFים בשביל להשוות את מספר התחנות במסלול העליון לזה שבתחתון. (נדרש להוסיף 4 FFים).**

**אם לא** :

I. כמה רכיבים מסוג FF (לכל הפחות) עלינו להוסיף למערכת? 4.

II. שרטטו את המקומות בהם יש להוסיף רכיבים אלה בתרשים.

1. מה יהיו ה ה-Throughput וה-Latency של המערכת שהרכבנו בסעיף א' ?

Throughput: 1/40ns Latency: 640ns

זמן המחזור המקסימלי מבין A,B,C הוא 40 ולכן זמן מחזור שעון במערכת החדשה הוא 40.  
ב-A יש 10 תחנות וב-C (וגם ב-B עם הרגיסטרים הנוספים) יש 6. סה"כ- 16 תחנות.  
לכן הספיקה תהיה 1/40 וה-Latency יהיה 16\*40=640.

1. יהי E רכיב לוגיקה צירופית, נתון 

נרצה לבצע את ההרכבה הבאה באופן שהמערכת שתתקבל ממנה תהיה Pipeline טהור:

B

D

C

E

1. האם ניתן לבצע הרכבה זו בלי להוסיף רכיבים למערכת ? כן / לא**.  
   עתה יש לנו אותו מספר רגיסטרים בשני המסלולים ולכן המערכת הנ"ל היא פייפליין טהור.**

**אם כן** :

מהו הערך המקסימלי של T עבורו הוספת הלוגיקה הצירופית E למערכת לא תשפיע על ערכי ה--Throughput וה-Latency שהיו מתקבלים בלי תוספת זו? 85ns.

זמן מחזור הינו 100 בגלל D. המסלול הכי ארוך ב-C הוא 15, לכן אפשר להאריך אותו בלכל היותר 85ns...

**אם לא** :  
I. כמה רכיבים מסוג FF (לכל הפחות) עלינו להוסיף למערכת? \_\_\_\_\_.

II. שרטטו את המקומות בהם יש להוסיף רכיבים אלה בתרשים.

1. מה יהיו ה ה-Throughput וה-Latency של המערכת שהרכבנו בסעיף א' (השתמשו בערכים ובסימונים שעניתם לסעיף א' כפרמטרים של המערכת) ?

Throughput: 1/100ns Latency: 800ns

זמן מחזור הוא 100 ויש סה"כ 8 תחנות.

**אני בוחרת לא לענות על השאלה ולקבל 3 נקודות**

# שאלה 2 – משטר סטטי

בטבלה נתונות פונקציות מעבר סטטיות של רכיבים שונים. לכ"א מהרכיבים - האם יוכל לשמש כשער 2-AND,2-OR, 2-XOR או Not עבור משטר סטטי כלשהוא ?

**אם לא –** יש לסמן X בעמודה "סוג השער".

**אם כן –** יש למלא את סוג השער ולתת דוגמא למשטר סטטי מתאים.

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| הפונקציה | סוג השער |  |  |  |  |
| f(x,y)= -xy | 2-XOR | 4 | 2 | -2 | -4 |
| f(x,y)=x+y | X |  |  |  |  |
|  | NOT | 5 | 3 | 0 | -1 |

1. דוגמא קלאסית ל-XOR.
2. נניח שקיים שער ומשטר כלשהוא. יהי C ערך כלשהוא באזור האסור.  
    נבחר-  . מתקיים כי  לוגיים אבל השער יוציא עבורם את הערך C שנמצא באזור האסור... ==> סתירה לחוקיות המשטר הסטטי הנ"ל.
3. השיפוע של הפונקציה מספיק גדול בריבוע והיא חותכת את האלכסון  בריבוע.

**אני בוחרת לא לענות על השאלה ולקבל 2 נקודות**

# שאלה 3- מניעת מעגלים צירופיים

במערכת בקר ו-Data Path נתונים ישנם ארבעה אותות בקרה a,b,c,d ושלושה אותות מצב x,y,z.

a,b,c,d

x,y,z

ידוע לגבי ה-Data Path:

1. אין ב-Data Path מעגל צירופי

2. נתון כי ב-Data Path קיימים **לכל היותר שניים** מהמסלולים הצירופיים הבאים:

a -> z  
 b -> y  
 c -> z  
 d -> x

עבור כל אחת מן החלוקות של בקר לחלקים, יש לסמן האם ייתכן מעגל צירופי במערכת המתוארת:

x,y,z

a,b

d,c

y

א) יתכן \ לא יתכן

a,c

d,b

x,z

ב) יתכן \ לא יתכן

x,y,z

b

c

x

ג) יתכן \ לא יתכן

x,y,z

d

b

y

ד) יתכן \ לא יתכן

x,y,z

z

c

a

y

x

c

z

d

בסעיף א' ייתכן מסלול x->d->x, בסעיף ג' ייתכן מסלול x->c->z->d->x, בסעיף ד' ייתכן מסלול y->c->z->b->y

**אני בוחרת לא לענות על השאלה ולקבל 2 נקודות**

# שאלה 4 -MIPS

שאלה זו עוסקת במעבד MIPS הבנוי בשיטת PIPELINE ומתואר בתרשים 5.4, וכן במעבד Multi Cycle MIPS הממש pre-fetch המתואר בתרשימים (,5.1 5.2).

לנוחיותך מצורף גם תרשים הכולל את אופטימיזציית ה pre-fetch

הPipeline MIPS מסוגל לזהות תלויות מידע ולהשהות את הביצוע על ידי הזרקת פקודות NOP, עד שהפקודה שמייצרת את המידע תסיים את שלב ה WB.

נתונה התוכנית הבאה:

1. ADD R1 R2 R3
2. SW R3 #5(R2)
3. ADD R1 R5 R7
4. .ADDI R2 R2 #1

עליך לציין עבור כל פקודה, את מחזור השעון בו הפקודה תסיים את ביצועה ב-Pipeline MIPS וכן ב-Multi Cycle MIPS שמשתמש ב Pre-fetch.

|  |  |  |
| --- | --- | --- |
| פקודה: | Pipeline MIPS | Multi Cycle MIPS  (עם prefetch) |
| **1** | 5 | 4 |
| **2** | 6 | 7 |
| **3** | 7 | 11 |
| **4** | 8 | 14 |

**פייפליין:**אין תלויות מידע בין הפקודות ולכן הפקודות עוזבות את הפייפליין אחת אחרי השנייה החל מהמחזור החמישי.

**מולטי:**

ע"פ תרשים הזרימה של מולטי סייקל מיפס עם פרה-פטצ' מהתרגול...

תזכורת: הסמנטיקה של הפקודות היא:

ADD Ri,Rj,Rk Ri  Rj + Rk

ADDI Ri,Rj,IM Ri  Rj + SX(IM)

SW Ri,IM(Rj) MEM[Rj + SX(IM)]  Ri

**אני בוחרת לא לענות על השאלה ולקבל 2 נקודות**

# שאלה 5 - מערכות סיסטוליות:

עבור המערכת הנתונה עליך לענות מה זמן השעון המינימאלי, וכן מה זמן השעון המינימאלי הניתן להשגה באמצעות רתיזמון – באופן כזה שה Host נשאר ללא שינוי כלל.

עבור כל יחידה חישובית מצויין ה TPD ביחידות זמן. כמו כן TPD Register הינו 1.

זמן מחזור מינימאלי: 6 יחידות זמן.

**HOST**

לא לשכוח Tpd של הרגיסטר.

זמן מחזור מינימאלי לאחר רתיזמון:

5 יחידות זמן.

שרטטנו את החתך לפיו מתבצע רתיזמון שמאפשר זאת.

**אני בוחרת לא לענות על השאלה ולקבל 2 נקודות**

# שאלה 6: אריתמטיקה מהירה

שאלה זו עוסקת באלגוריתם ה CLA לחיבור מהיר הנלמד בכיתה. כזכור באלגוריתם ה-CLA, השתמשנו בפונקציות:

GENRATE (G) שמשמעותה - הפרוסה בוודאות מייצרת נשא (carry)

ו-PROPOGATE (P) שמשמעותה - הפרוסה תעביר נשא, אך לא תייצר אותו בעצמה.

להזכירכם, עבור מסכמים של ביט בודד,P ו-G מקיימים



1. עליך להגדיר פונקצית G שמסכמת 3 יחידות בודדות.

באמצעות ערכי ב -G, P של היחידות הבודדות. ()



1. נגדיר KILL (K) שמשמעותו שאם K=1 אז הנשא היוצא הוא אפס ללא תלות בנשא הנכנס (כלומר הפרוסה בוודאות אינה מייצרת נשא). עבור מסכמים של ביט יחיד מתקיים:



הגדר K של שלוש יחידות בתלות ב-K,P של היחידות הבודדות. 



**אני בוחרת לא לענות על השאלה ולקבל 2 נקודות**

# שאלה 7 - זמן בדיד

### X

### S

### ADDER

### ADDER

### 

### 

### ADDER

נתונה המערכת הבאה:

כל הקווים הם באותו רוחב n. ה ADDER מחבר מודולו n2.

עבור קו או אוסף קווים Z, Z(i) מסמן את הערך על Z בזמן הקטע הקריטי ה i מפורש כמספר טבעי.  
נתון ש:

* המערכת מקימת את המשטר הדינמי עם משטר התזמון הבו-זמני.
* 

האם S(7) הוא מהצורה הבאה:



כאשר כל ה Ciהם קבועים והסכום והחיסור הם מודולו n2?

סמני בעיגול את התשובה הנכונה:

כן לא

אם ענית "כן", מלאי את ערכי Ci בטבלה הבאה:

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| C7 | C6 | C5 | C4 | C3 | C2 | C1 |
| 0 | 0 | 1 | 1 | 1 | 3 | 5 |

נפתח את  ונקבל  .

אם ענית "לא" רשמי את הנוסחא הנכונה, ובמידה ולא ניתן לרשום נוסחא רשמי XXX

**אני בוחרת לא לענות על השאלה ולקבל 2 נקודות**

# שאלה 8 – Single Cycle MIPS

שאלה זו עוסקת ב Single Cycle MIPS כפי שמתואר בסוף הבחינה.

ברצוננו להוסיף את הפקודה הבאה:

SAI Rj, Rk

[תחת ההנחה ש-j שונה מ-k]

שהסמנטיקה שלה היא

MEM(Rj) 🡨 Rk

Rj 🡨 Rj + 4

[כאשר סדר הפקודות משמעותי, כלומר קודם Rk נטען למקום הנאמר, ורק לאחר מכן Rj מתעדכן]

נניח ש- FANOUT ניתן בחינם כלומר אינו מהווה בעיה.

נתון שהפקודה הנ"ל מקודדת באופן הבא:

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| FUN | Rj | Rk | Rj | OP |

מצא פתרון ע"י הוספת MUX אחד והרחבת MUX אחד בהוספת רגל אחת אליו (פתרון נכון אך פחות יעיל, הכולל שלשה שינויים/תוספות במקום שניים, יזכה לכל היותר ב-5 נקודות).

שתי כניסות ה-MUX החדש:Reg. File Read data 1, ALU Resulr

יציאת ה- MUX מתחברת לרכיב:Memory Write address

שם ה MUX שהורחב והרגל שנוספה:

שם ה- :MUX\_ALU-Src הרגל שנוספה: 4

**אני בוחרת לא לענות על השאלה ולקבל 2 נקודות**

# שאלה 9 – פתוחה –Multi Cycle MIPS

ברצוננו להוסיף ל MIPS משרטוט 5.2 פקודה חדשה.

הכתיב הסימבולי של הפקודה:



הסמנטיקה של הפקודה:



לצורך שינוי זה נתונים לבחירתך כמות לא מוגבלת של רכיבים מהסוגים הבאים שעלותם מצוינת בטבלה.

|  |  |
| --- | --- |
| ***הרכיב:*** | ***העלות*** |
| בורר (אדיש) “K to 1”ברוחב n ביט | n•K ₪ |
| אוגר (רגיסטר) ברוחב n ביט | •n4 ₪ |
| ALU | 300 ₪ |
| Register File | 400 ₪ |

בנוסף:

* ס"ה עלות השינוי הוא הפרש המחירים בין המערכת המקורית לחדשה.   
  לדוגמא, הרחבת בורר "2 ל 1" ברוחב 32 ביט לבורר "3 ל 1" ברוחב 32 ביט עולה 32 ש"ח.
* שינוי בחוטים (קווים) הוא בחינם.
* שינוי בבקר הוא בחינם.

להלן הקריטריונים לטיב התשובה, בסדר עדיפויות יורד:

1. נכונות
2. **זמן ביצוע נמוך של הפקודה**
3. עלות שינוי נמוכה

קידוד הפקודה נתון לבחירתך. אפשר להניח כי opcode 53 אינו משמש שום פקודה אחרת וכן במידה ובחרת קידוד מסוג R, FUNC 53 אינו משמש שום פקודה אחרת.

א) תארי להלן את קידוד הפקודה. צייני בברור את הרוחב של כל שדה ואיזה ערך מאוכסן בו.

רישמיXXX כאשר ערך השדה אינו משמעותי.

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| רוחב השדה | 16 | 5 | 5 | 6 |
| תוכן השדה | XXX | i | i | OP-code |

ב) תקני את שרטוט 5.2 כך שיאפשר את ביצוע הפקודה.

לנוחיותכם מצורפים לבחינה שני העתקים של שרטוט 5.2 . אחד מיועד לטיוטה והשני לתשובה הסופית. **הקפידי על שרטוט ברור של התשובה הסופית. אסור להוסיף הסברים מילוליים לשרטוט.**

4

על פי הפתרון שלך, בכמה מחזורי שעון הפקודה החדשה מתבצעת (כולל fetch ו decode)?

ג) רשמי את תרשים הזרימה של מסלול הנתונים עבור הפקודה החדשה.

בתרשים 4 שלבים:

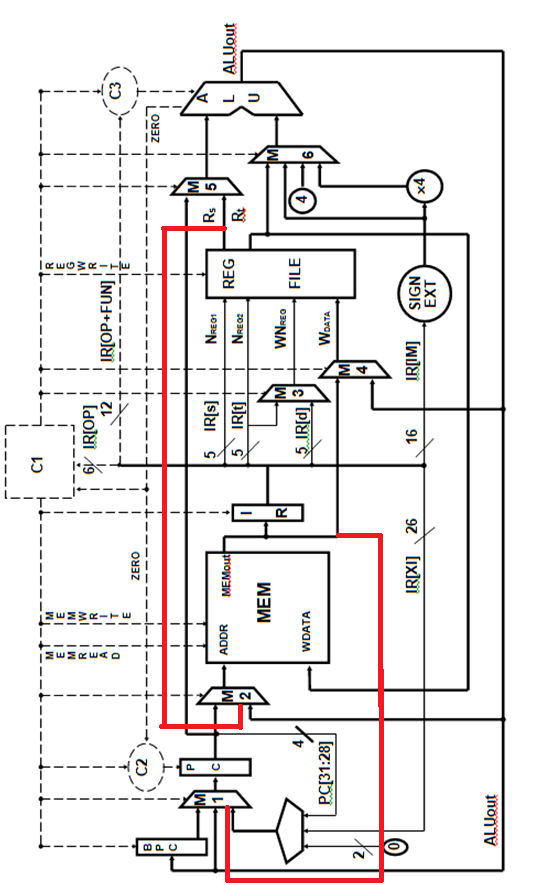
1. Fetch נשאר כמקודם.

2. Decode נשאר כמקודם.

3. בשלב ה-Execute: pc<-MEM(Rs) ובנוסף ALUOut<-Rs – 4.

4. בשלב ה-WB, Rt<-ALUOut

**אני בוחרת לא לענות על השאלה ולקבל 5 נקודות**

**תרשים 5.2 – תשובה סופית:**